

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

MANUFACTURE OF SEMICONDUCTOR DEVICEPTO
S
P
09/11/2002
02/07/01

Patent Number: JP7273134

Publication date: 1995-10-20

Inventor(s): TAKAHASHI IKUO

Applicant(s):: SHARP CORP

Requested Patent: JP7273134

Application Number: JP19940060547 19940330

Priority Number(s):

IPC Classification: H01L21/52

EC Classification:

Equivalents:

Abstract

PURPOSE: To provide a method for manufacturing a semiconductor device in which an adhesive for bonding a semiconductor chip to a lead frame can be set thermally without producing any bubble.

CONSTITUTION: A semiconductor chip 1 is die bonded onto a lead frame 2 through a die bond paste 3 containing a diluent and then the die bond paste 3 is set thermally. In such method for manufacturing a semiconductor device, the die bond paste 3 is preheated at a temperature lower than the thermosetting reaction starting temperature but higher than the evaporation point of the diluent before it is heated at a temperature higher than the thermosetting reaction starting temperature.

Data supplied from the esp@cenet database - I2

Application Number: 161864080024, 16846231
Priority Number(s): 100175128

IPC Classification: H01L31/28

EC Classification:

European:

THIS PAGE BLANK (USPTO)

A partial translation of JP-A-7-273134**Claim 1**

A method of producing a semiconductor apparatus in which a semiconductor chip is die-bonded onto a lead frame with an adhesive containing a diluent and the adhesive is thermally hardened, wherein

the adhesive is preheated at a temperature lower than a temperature at which the adhesive starts its thermosetting reaction, but not lower than a temperature at which the diluent starts to transpire, and thereafter, the adhesive is heated at a temperature equal to or higher than the temperature at which the adhesive starts its thermosetting reaction.

15 Claim 3

A method of producing a semiconductor apparatus according to claim 1 or 2, wherein the temperature for the preheating is between 60°C and 80°C, and the preheating has a duration of 20 seconds or more.

THIS PAGE BLANK (USPS)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-273134

(43)公開日 平成7年(1995)10月20日

(51)Int.Cl.*

H 01 L 21/52

識別記号

府内整理番号

D

F I

技術表示箇所

審査請求 未請求 請求項の数3 O L (全7頁)

(21)出願番号 特願平6-60547

(22)出願日 平成6年(1994)3月30日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 孝橋 生郎

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

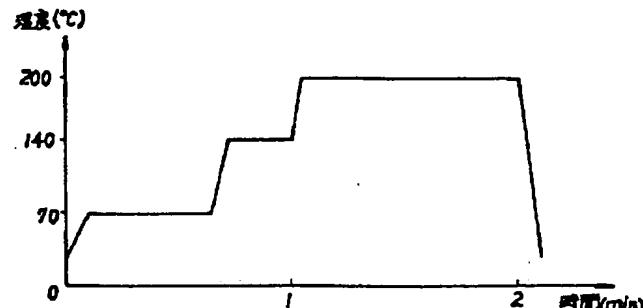
(74)代理人 弁理士 梅田 勝

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】 半導体チップをリードフレームに固着する接着剤を、気泡が発生することなく熱硬化させる半導体装置の製造方法を提供する。

【構成】 半導体チップ1をリードフレーム2の上に希釈剤を含有するダイボンドペースト3でダイボンドし、該ダイボンドペースト3を熱硬化する半導体装置の製造方法において、上記ダイボンドペースト3を、前記希釈剤が蒸散し始める温度を下限として、前記ダイボンドペースト3の熱硬化反応開始温度より低い温度で予備加熱した後、熱硬化反応開始温度以上で加熱してなることを特徴とする。



(2)

【特許請求の範囲】

【請求項 1】 半導体チップをリードフレームの上に希釈剤を含有する接着剤でダイボンドし、該接着剤を熱硬化する半導体装置の製造方法において、上記接着剤を、前記希釈剤が蒸散し始める温度を下限として、前記接着剤の熱硬化反応開始温度より低い温度で予備加熱した後、熱硬化反応開始温度以上で加熱してなることを特徴とする半導体装置の製造方法。

【請求項 2】 光学チップをリードフレームの上に希釈剤を含有する導電性接着剤でダイボンドし、該導電性接着剤を熱硬化させ、前記光学チップの周囲を保護樹脂で封止し、該保護樹脂を硬化する半導体装置の製造方法において、

上記導電性接着剤を、前記希釈剤が蒸散し始める温度を下限として、前記導電性接着剤の熱硬化反応開始温度より低い温度で予備加熱した後、熱硬化反応開始温度以上で加熱してなることを特徴とする半導体装置の製造方法。

【請求項 3】 上記予備加熱の温度は、60℃から80℃の間とし、該予備加熱の保持時間を20秒以上確保してなることを特徴とする請求項1または2記載の半導体装置の製造方法。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、半導体装置の製造方法に関し、特に半導体チップを接着するダイボンド用ペーストの熱硬化方法に関する。

【0002】

【従来の技術】 従来の半導体装置は、通常、図7(a)および(b)に示すように実装される。すなわち、半導体チップ1は、リードフレーム2のヘッダー部の所定位置に、ダイボンドペースト3を介して搭載され、前記ダイボンドペースト3はオーブンの中で約1時間の加熱で熱硬化することにより、半導体チップ1はリードフレーム2のヘッダー部の所定位置に固着される。

【0003】 次に半導体チップ1の表面電極4とリードフレーム2のリードピン5とを金線6により接続される。

【0004】 このように実装された半導体チップ1は、さらに、エポキシ樹脂によるトランスマーケット方式等、またはキャップシール等により外部から遮断され保護される。

【0005】 ところで、近年、実装上の効率アップや手番短縮、省人化によるバリューエンジニアリング(V.E.)が必要となってきた。

【0006】 例えば、ダイボンド、ワイヤボンド工程では、ダイボンドペーストの改良によりダイボンドペーストの短時間熱硬化が可能となり、これによりダイボンドペーストの熱硬化炉を接続し、ダイボンド工程とワイヤボンド工程とを連続して行うインラインが構築されてき

た。さらには後工程のモールドも接続した一貫ラインが構築されてきた。

【0007】 従来のインラインにおけるダイボンドペースト3の熱硬化炉の熱硬化温度プロファイルは、図8に示すように、2分間程度200℃に加熱、または、図9に示すように、1分間程度140℃に加熱し、さらに1分間程度200℃に加熱して行われる。

【0008】

【発明が解決しようとする課題】 上記半導体チップ1が、例えば発光ダイオードチップである場合、上記ダイボンドペースト3は銀片等の導電性フィラーがエポキシ系樹脂に加えられた導電性ダイボンドペースト3からなり、該導電性ダイボンドペースト3による半導体チップ固着部は、強い接着性とともに、チップ裏面電極とコンタクトをとるため、良好な電気伝導性と、通電使用における半導体チップ1の発熱量をリードフレーム2へ放熱する良好な熱抵抗が要求される。つまり、良好で安定したダイボンド状態が必要となる。

【0009】 このダイボンド状態を、ある熱抵抗のパラメータ $[\Delta V]$ で評価することができる。この方法は、例えば発光ダイオードチップの接合温度に対してリニアに変化する電気的パラメータ(順方向電圧)を、発光ダイオードチップに通電によって熱を加える前後に測定し、その値の変化分でダイボンド状態を判定する方法である。

【0010】 図10に標準的な測定波形を示す。まず、電流 I_M を時間 t_1 印加し、電圧 V_1 を測定する。次に、加熱用の電流として I_M の数十倍から数百倍の電流 I_H を時間 t_H 印加し加熱する。次に、再び、初期電流と同じ電流 I_M を時間 t_2 印加し、電圧 V_2 を測定する。このとき、加熱前後の電圧 V_1 と V_2 との差 ΔV によりダイボンド部分の出来具合を判定する。電流 I_H により発光ダイオードチップに短時間に発生した熱は、図7(b)の矢印で示すように、主にダイボンド部分を通じてリードフレーム2に伝わり放熱されるので、この ΔV が小さい程ダイボンドの状態が良好であることが判断できる。例えば、上記電流 I_M を1mA、電流 I_H を800mA、時間 t_1 、 t_2 を8msec、 t_H を20msecとし、加熱前後の V_1 と V_2 とを測定し、その差 ΔV [mV]を求める。

【0011】 この熱抵抗のパラメータ ΔV (以下、単に「 ΔV 」と称す。)は、この場合、70以下であるとダイボンドペーストによる固着部の状態が良好であることを示している。

【0012】 ところが、図8の2分間程度200℃に加熱する硬化温度プロファイルでは、 ΔV は図11に示す分布となり、また、図9の1分間程度140℃に加熱し、さらに1分間程度200℃に加熱する硬化温度プロファイルでは、 ΔV は図12に示す分布となる。

【0013】 これにより、図12に示す硬化温度プロフ

(3)

ファイルでの△Vの分布は、図11に示す硬化温度プロファイルでの△Vの分布よりやや良いものの、何れも△Vの分布は7.0以上が多く、ダイボンドペーストによる接着部の状態は良くないことが分かる。

【0014】これは、図8、9に示すように、ダイボンドペーストをいきなり熱硬化反応開始温度まで昇温させていたことによるもので、これによってダイボンドペースト中に一般に含有されている希釈剤が蒸散する際に、ダイボンドペースト中に閉じ込められ易く、この結果、後述するように気泡発生の原因となって悪影響を及ぼしている。なお、前記希釈剤は、樹脂の粘度を調整するためのものであり、一般的なダイボンドペーストにはほとんど含有されている。

【0015】また、接着性や電気伝導性についても、この熱抵抗と同じく良くないことが分かっている。

【0016】図13は、上記△Vの分布が7.0以上のダイボンドペーストによる接着部において、図7(a)のA-A'断面を切断した際の断面図であり、導電性ダイボンドペースト3の中に気泡7の発生が確認されている。この気泡7の発生が、熱抵抗とともに接着性や電気伝導性に悪影響を及ぼしている。

【0017】本発明は、上記課題に鑑み、半導体チップをリードフレームに接着する接着剤を、気泡が発生することなく熱硬化させる半導体装置の製造方法の提供を目的とするものである。

【0018】

【課題を解決するための手段】本発明の半導体装置の製造方法は、請求項1では、半導体チップをリードフレームの上に希釈剤を含有する接着剤でダイボンドし、該接着剤を熱硬化する半導体装置の製造方法において、上記接着剤を、前記希釈剤が蒸散し始める温度を下限として、前記接着剤の熱硬化反応開始温度より低い温度で予備加熱した後、熱硬化反応開始温度以上で加熱してなることを特徴とするものである。

【0019】また、請求項2では、光学チップをリードフレームの上に希釈剤を含有する導電性接着剤でダイボンドし、該導電性接着剤を熱硬化させ、前記光学チップの周囲を保護樹脂で封止し、該保護樹脂を熱硬化する半導体装置の製造方法において、上記導電性接着剤を、前記希釈剤が蒸散し始める温度を下限として、前記導電性接着剤の熱硬化反応開始温度より低い温度で予備加熱した後、熱硬化反応開始温度以上で加熱してなることを特徴とするものである。

【0020】さらに、請求項3では、請求項1または2記載の半導体装置の製造方法において、上記予備加熱の温度は、60℃から80℃の間とし、該予備加熱の保持時間を20秒以上確保してなることを特徴とするものである。

【0021】

【作用】上記構成によれば、本発明の半導体装置の製造

方法は、接着剤を、希釈剤が蒸散し始める温度を下限として、前記接着剤の熱硬化反応開始温度より低い温度で予備加熱した後、熱硬化反応開始温度以上で加熱しているので、前記接着剤は、予備加熱時には熱硬化前の低粘度状態が確保されるとともに、前記希釈剤が蒸散して均一な状態となり、後の熱硬化反応開始温度以上で加熱する本硬化時には気泡発生の無い硬化反応が得られる。

【0022】

【実施例】本発明からなる半導体装置の製造方法は、ダイボンドペースト硬化炉を接続し、ダイボンド工程とワイヤボンド工程を連続して行うインライン工程において活用されるものであり、以下に実施例を説明する。なお、半導体装置の構造は、従来例に示す図7のものと同一であるので、同一符号を称し、構造の説明を省略する。

本実施例の半導体装置の製造方法は、半導体チップ1が、リードフレーム2のヘッダー部の所定位置に希釈剤を含有するダイボンドペースト3を介して搭載され、統いて前記ダイボンドペースト3は硬化炉中で数分間の加熱で熱硬化することにより、半導体チップ1がリードフレーム2のヘッダー部の所定位置に接着される点、および前記半導体チップ1の表面電極4とリードフレーム2のリードピン5とを金線6により接続され、さらに、これらがエポキシ樹脂によるransformerモード方式等、またはキャップシール等により外部から遮断され保護される点は従来例と同様であるが、本実施例では、上記ダイボンドペースト3の熱硬化において、あらかじめ前記ダイボンドペースト3を、前記希釈剤が蒸散し始める温度を下限として、前記ダイボンドペースト3の熱硬化反応開始温度より低い温度で予備加熱を行い保持時間を確保した後、連続して熱硬化反応開始温度以上に加熱する点で従来例と異なる。

すなわち、従来では、図8、9に示すように、いずれも熱硬化反応開始温度以上までいきなり昇温していたため、蒸散した希釈剤がダイボンドペースト中に閉じ込められやすく、この結果、気泡の発生したダイボンドペーストの硬化状態となっていたが、本実施例では、上述したように、あらかじめダイボンドペースト3を、前記希釈剤が蒸散し始める温度を下限として、前記ダイボンドペースト3の熱硬化反応開始温度より低い温度で予備加熱を行い保持時間を確保した後、連続して熱硬化反応開始温度以上に加熱するので、予備加熱時には熱硬化前の低粘度状態が確保されるとともに、希釈剤が蒸散して均一な状態となり、統いての本硬化時には気泡発生の無い硬化反応が得られる。

【0023】上記ダイボンドペースト3の加熱硬化は、例えば図1に示す熱硬化温度プロファイルの如く行われる。なお、図1はダイボンドペーストとして、後述するような導電性ダイボンドペーストを使用した場合の熱硬化温度プロファイルである。

(4)

まず、希釈剤が蒸散し始める温度を下限として、ダイボンドペースト3の熱硬化反応より低い温度の例えば70℃で予備加熱をした後、前記ダイボンドペースト3の硬化反応開始温度より高い例えば140℃、200℃と順次に加熱し、2分程度で完了する。ここで、140℃のステップがあるのは、70℃と200℃では温度差が大きく、互いに干渉された温度プロファイルになり、予備加熱を十分確保できないので、中間的に140℃のステップゾーンを設けることにより、所望の予備加熱を確保している。

【0024】上記半導体チップ1が、例え発光ダイオードチップである場合、上記ダイボンドペースト3は、例え銀片等の導電性フィラーがエポキシ系樹脂に加えられてなる導電性ダイボンドペーストからなり、該ペーストの熱重量測定-示差熱分析(TG-DTA)データは図2に示すようになる。図中、DTA曲線のプラス側方向は発熱反応を示し、マイナス側方向は吸熱反応を示す。ここで、希釈剤の蒸散開始温度、すなわち重量(TG曲線)が減少し始める温度は60℃であり、熱硬化反応開始温度、すなわち発熱反応が始まる温度は100℃であることを示している。

【0025】この内容から、前記予備加熱の温度を60℃から80℃の範囲とし、保持時間を20秒以上行うこととが望ましい。これは、60℃未満であると希釈剤が蒸散せず、また80℃を越えると保持時間をかけた際に熱硬化反応開始温度に近いほど硬化反応が起こりうるからである。このため、予備加熱の温度を60℃から80℃の範囲とし、保持時間を20秒以上することによって、安定して熱硬化前の低粘度状態が確保されるとともに、希釈剤が蒸散して均一な状態となり、続いての本硬化時には気泡発生の無い硬化反応が得られる。

【0026】図3は、図1のダイボンドペースト硬化温度プロファイルによる熱放散性指数分布を示す図である。このように、ダイボンドペースト3の加熱硬化を数分間行うことにより、△Vは70以下の分布となり、ダイボンドペースト3による固着部の状態が良好であることを示している。

【0027】図4は、上記実施例による半導体装置の半導体チップ固着部の断面図である。図示の如く、上記実施例による半導体装置は、ダイボンドペースト3中に従来例で発生していた気泡は無く、熱抵抗が良好となっている。また、接着性についても熱抵抗が従来例に比べ大幅に改善されたと同じく良好となる。上記半導体チップ1の裏面側とリードフレーム2とを電気的に接続するもの(例え、発光ダイオードチップ)においては、さらに良好な電気伝導性が得られる。

【0028】図5は、上記実施例を実施する際の熱硬化炉の一例を示す構成図であり、(a)は平面図であり、(b)は側面図である。

【0029】図示の如く、熱硬化炉は、ヒーターブロック

HB1～HB6から構成され、ダイボンドペースト3を介して半導体チップ1を搭載したリードフレーム2は、順次ヒーターブロックHB1よりHB6まで搬送される。この搬送は、搬送ワイヤ8によって行われ、該搬送ワイヤの動作は、図5(b)の如く、まずヒーターブロックHB1に搭載されたリードフレーム2を持ち上げ、次に該リードフレーム2がヒーターブロックHB2の上方の位置にくるよう移動させ、次に前記リードフレーム2をヒーターブロックHB2に搭載し、次に初期状態の位置まで移動する。すなわち、搬送ワイヤ8は、上昇、右移動、下降、左移動を繰り返し、リードフレーム2をヒーターブロックHB1からHB6まで搬送している。ここで、搬送のサイクルタイムを20秒、ヒーターブロックの温度をHB1, 2を70℃、HB3を140℃、HB4, 5, 6を200℃に設定することにより、図1に示す熱硬化温度プロファイルが得られる。

【0030】このように、上記実施例の半導体装置の製造方法によれば、あらかじめダイボンドペースト3を、前記希釈剤が蒸散し始める温度を下限として、前記ダイボンドペースト3の熱硬化反応開始温度より低い温度で予備加熱を行い保持時間を確保した後、連続して熱硬化開始温度以上に加熱することによって、予備加熱時には熱硬化前の低粘度状態が確保されるとともに、希釈剤が蒸散して均一な状態となり、後の本硬化時には気泡発生の無い硬化反応が得られる。これにより、前記ダイボンドペースト3による固着部は、熱抵抗および接着性が従来例に比べ大幅に改善される。また、半導体チップ1の裏面側とリードフレーム2とを電気的に接続するものにおいては、さらに、良好な電気伝導性が得られる。

【0031】また、上記のように予備加熱を行うことにより、ダイボンドペースト3表面の凹凸を滑らかにすることができる。

【0032】したがって、これを半導体チップ1が発光ダイオードチップ等からなる半導体装置に応用すると、ワイヤボンド後、図6の如く、発光ダイオードチップをシリコーン樹脂等の保護樹脂9で覆い熱硬化することがあるが、上述したように、ダイボンドペースト3表面が滑らかなことおよびダイボンドペースト3内に気泡が発生しないことから、シリコーン樹脂等の保護樹脂9を熱硬化する時にダイボンドペースト3の内部や表面からシリコーン樹脂等の中への気泡の混入を防止でき、この結果、光学特性が阻害されるのを防止できるといった優れた効果がある。また、シリコーン樹脂等の保護樹脂9の熱硬化工程において、前述のように保護樹脂9内に気泡は発生しないので、熱硬化前に気泡を保護樹脂9の外部へ出すことは考慮しなくてもよく、その結果、保護樹脂9の熱硬化時間を短縮でき、さらにインライン硬化も可能となり、手番短縮とともに省人化もできるといった優れた効果がある。

【0033】本発明は、上述したように、特に接着剤の

(5)

硬化工程を、（急激な温度上昇をともなう）数分の短い時間にて行うものに対して、非常に有効な手段である。

【0034】本発明は、上記実施例に限定されるものではなく、本発明の範囲内で上記実施例に多くの修正および変更を加え得ることは勿論である。

【0035】例えば、上記実施例では、半導体チップの一例として発光ダイオードチップを用いて説明したが、その他の発光チップやフォトトランジスタチップ等の受光チップ、またはICチップ、LSIチップ等の集積回路チップであっても良い。また、ダイボンドペーストは、希釆剤を含有したものであれば何でもよく、シリカ等の絶縁性フィラーがエポキシ系樹脂に加えられた絶縁性ダイボンドペーストであっても良く、樹脂についてもエポキシ系に限らずシリコーン系等の樹脂であっても良い。

【0036】

【発明の効果】以上のように、本発明の半導体装置の製造方法によれば、接着剤を、希釆剤が蒸散し始める温度を下限として、前記接着剤の熱硬化反応開始温度より低い温度で予備加熱した後、熱硬化反応開始温度以上で加熱しているので、前記接着剤は、予備加熱時には熱硬化前の低粘度状態が確保されるとともに、前記希釆剤が蒸散して均一な状態となり、後の熱硬化反応開始温度以上で加熱する本硬化時には気泡発生の無い硬化反応が得られる。これにより、前記接着剤による固着部は、良好な熱抵抗、接着性が得られる。また、請求項2記載の半導体装置の製造方法においては、さらに良好な電気伝導性が得られる。

【0037】また、上記のように予備加熱を行うことにより、接着剤の表面の凹凸を滑らかにすることができる。これにより、請求項2記載の半導体装置の製造方法においては、接着剤表面が滑らかなことおよび接着剤中に気泡が発生しないことから、保護樹脂を熱硬化する時に接着剤の内部や表面から保護樹脂の中への気泡の混入を防止でき、この結果、光学特性が阻害されるのを防止できる。加えて、保護樹脂の熱硬化工程において、前述のように保護樹脂内に気泡は発生しないので、熱硬化前に気泡を保護樹脂の外部へ出すことは考慮しなくともよく、その結果、保護樹脂の熱硬化時間を短縮でき、さら

にインライン硬化も可能となり、手番短縮とともに省人化もできる。

【図面の簡単な説明】

【図1】本発明からなるダイボンドペースト硬化温度プロファイルの一例を説明するための図である。

【図2】エポキシ系樹脂の導電性ダイボンドペーストの熱重量測定-示差熱分析(TG-DTA)データを示す図である。

【図3】図1のダイボンドペースト硬化温度プロファイルによる熱抵抗パラメータ分布を示す図である。

【図4】図1のダイボンドペースト硬化温度プロファイルによる半導体装置の半導体チップ固着部の断面図である。

【図5】図1のダイボンドペースト硬化温度プロファイルを実施する際の熱硬化炉の一例を示す構成図であり、(a)は平面図であり、(b)は側面図である。

【図6】半導体チップを保護樹脂にて封止した半導体装置の要部側面断面図である。

【図7】従来の一般的な半導体装置の要部を示す図であり、(a)は平面図であり、(b)は(a)のA-A'断面図である。

【図8】従来のダイボンドペースト硬化温度プロファイルの一例を説明するための図である。

【図9】従来のダイボンドペースト硬化温度プロファイルの他の一例を説明するための図である。

【図10】(a)(b)は、熱抵抗パラメータの標準的な測定波形を説明するための図である。

【図11】図8のダイボンドペースト硬化温度プロファイルによる熱抵抗パラメータ分布を示す図である。

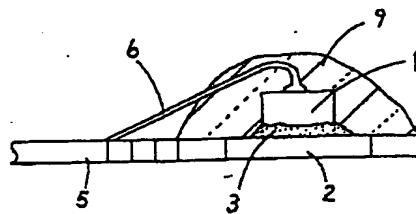
【図12】図9のダイボンドペースト硬化温度プロファイルによる熱抵抗パラメータ分布を示す図である。

【図13】従来のダイボンドペースト硬化温度プロファイルによる半導体装置の半導体チップ固着部の断面図である。

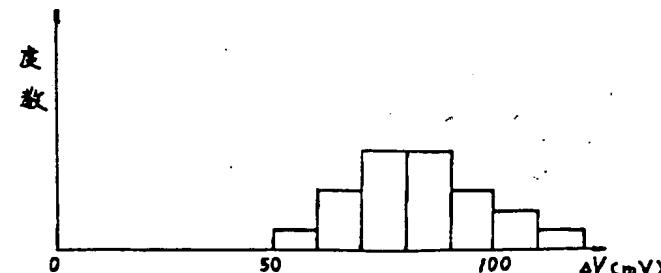
【符号の説明】

- 1 半導体チップ
- 2 リードフレーム
- 3 接着剤
- 9 保護樹脂

【図6】

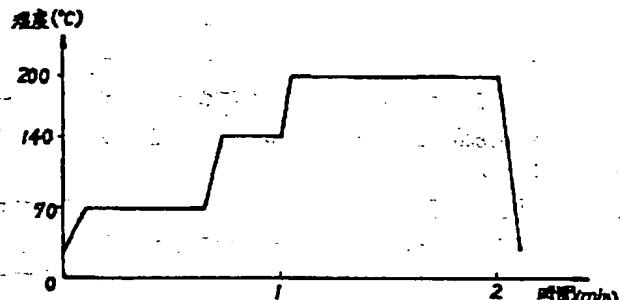


【図11】

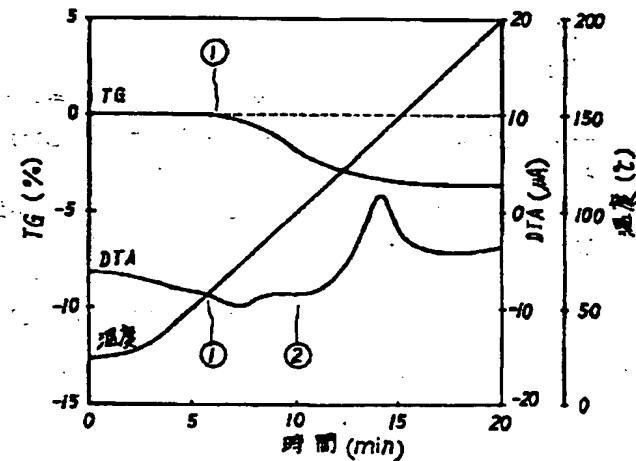


(6)

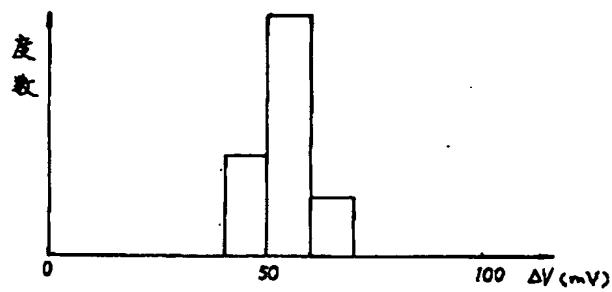
【図1】



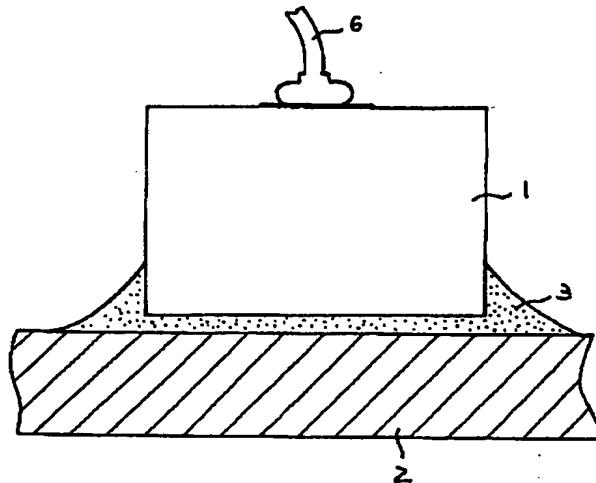
【図2】



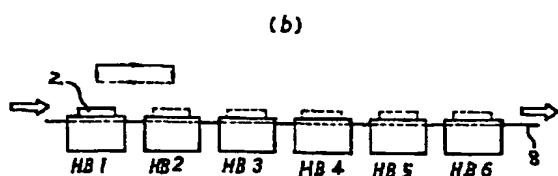
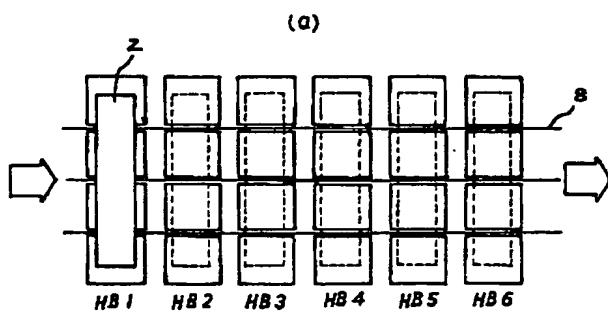
【図3】



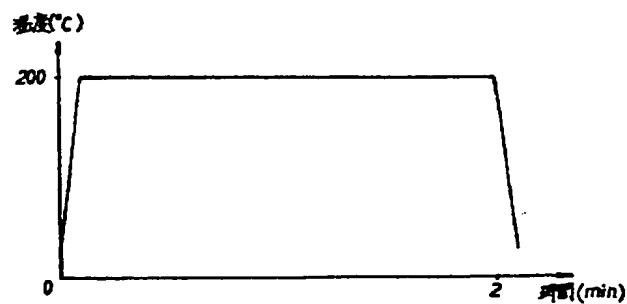
【図4】



【図5】

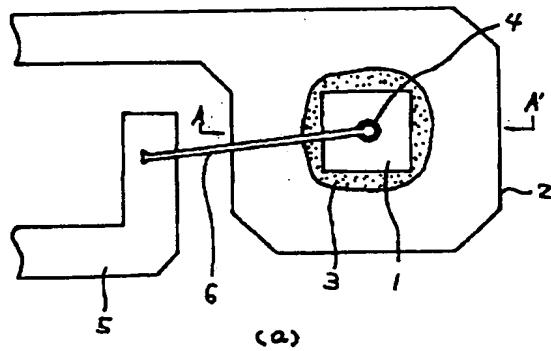


【図8】

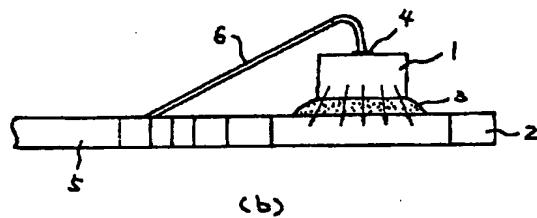
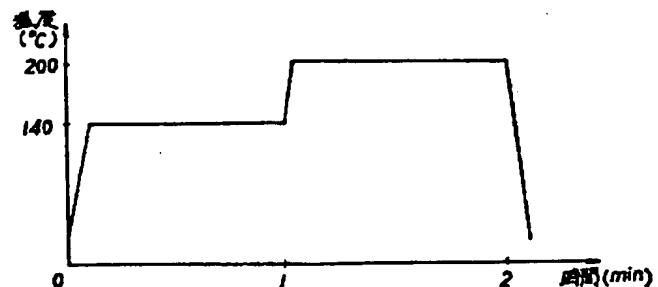


(7)

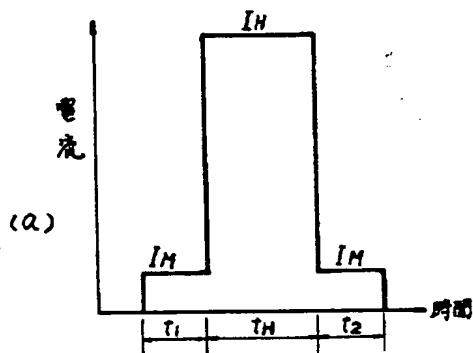
【図 7】



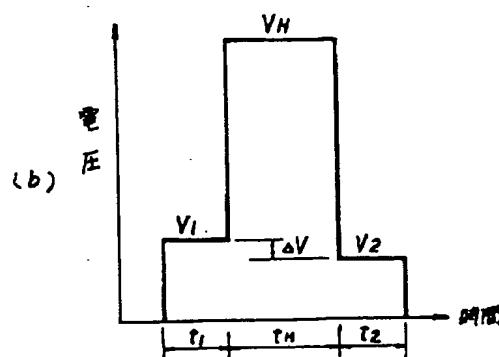
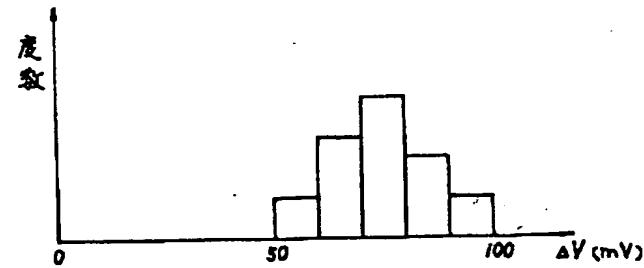
【図 9】



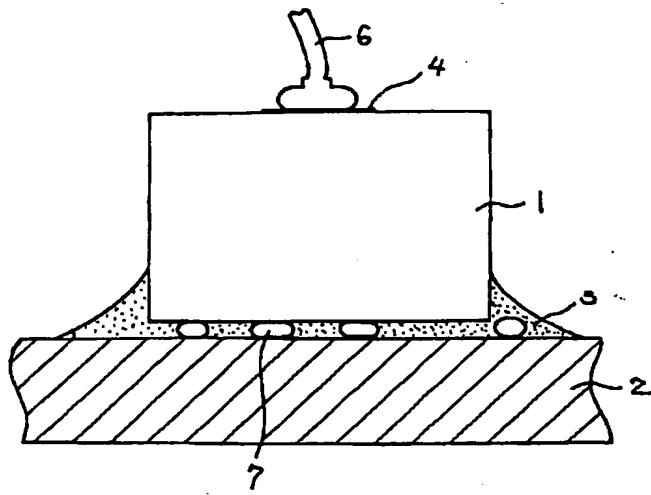
【図 10】



【図 12】



【図 13】



THIS PAGE BLANK (USPTO)